

Implementarea pipeline a unei arhitecturi de microprocesor care utilizează un algoritm de predicție a instrucțiunii următoare

Vlad Paraschiv

Rezumat

Lucrarea de față tratează o arhitectura a unui microprocesor pe 48 de biți, cu un set propriu de instrucțiuni simple. Se explică circularea datelor și a instrucțiunilor prin întreaga de la punctul de captare a acestora de către microprocesor, decodarea și prelucrarea lor și ieșirile obținute în urma pasului din urmă. Scopul arhitecturii este ca aceasta să fie cât mai rapidă și eficientă în gestionarea și prelucrarea datelor. Pentru atingerea acestui scop s-a urmărit atât eficientizarea arhitecturii prezentate, cât și corelarea acesteia cu un algoritm de predicție al salturilor condiționate bun, potrivit și optimizat pentru acest tip de arhitectură. Alături de cele două, s-a implementat și o memorie cache, cu rol de a stoca blocul de date asupra caruia se operează în momentul procesării.

În momentul de față, există microprocesoare cu o putere de lucru foarte mare, ce dispun de arhitecturi extrem de eficiente și algoritmi de predicție foarte buni. Procesorul actual (SEM 1.0) nu își propune să concureze cu acestea, în schimb are în vedere atingerea aceluiași obiectiv ca microprocesoarele menționate anterior. De precizat este faptul că în cadrul acestui proiect, eficientizarea se face numai la nivelul logic, nu și la nivel microelectronic (de tranzistor).

Numele microprocesorului prezentat în lucrarea de față este SEM, acronim de la "Simple and Efficient Microprocessor" (Microprocesor Simplu și Eficient). Se urmărește construirea unui microprocesor performant, compus din module simple, eficiente, cu rol de a scurta pe cât posibil timpul de stagnare și prelucrare a unei informații intrate în microprocesor pentru a fi prelucrată, cât și atingerea unor viteze mari, cu un număr de cicli cât mai mic, a operațiilor aferente instrucțiunii. Arhitectura dispune de un set propriu și bine definit de instrucțiuni, capabile să realizeze orice tip de operație. Instrucțiunile sunt pe 48 de biți, în timp ce datele pe 16 biți.